

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-107087

(43)Date of publication of application : 23.04.1996

(51)Int.Cl.

H01L 21/28
H01L 21/28
H01L 21/203
H01L 21/205
H01L 21/768

(21)Application number : 06-242981

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 06.10.1994

(72)Inventor : OSAKI AKIHIKO

YAMAGUCHI SUMIO

ISHII ATSUSHI

MAEKAWA KAZUYOSHI

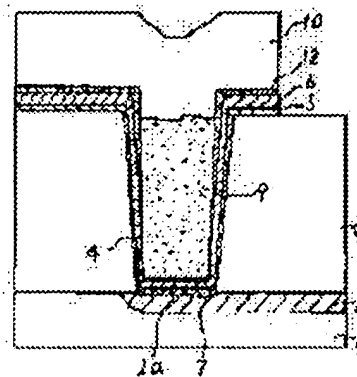
FUJISAWA MASAHIKO

(54) SEMICONDUCTOR DEVICE AND MANUFACTURE THEREOF

(57)Abstract:

PURPOSE: To manufacture a barrier layer between a first conductor and a second conductor in a short time at low costs.

CONSTITUTION: A first titanium layer 5 is formed by sputtering titanium on a layer insulating layer 3 and a contact layer 2a in the atmosphere of argon gas by using a collimation sputtering device, a titanium nitride layer 6 is formed by applying the reactive sputtering of titanium to the first titanium layer 5 in the atmosphere of nitric property and a second titanium layer is formed by sputtering titanium on the titanium nitride layer 6 in the atmosphere of argon gas, sequentially. After that, heat treatment is performed in the atmosphere of nitric property, the contact part between the first titanium layer 5 and the contact region 2a is made into a titanium silicide layer 7 and the second titanium layer is made into thermal titanium nitride layer. A tungsten layer is formed in the surface of the thermal titanium nitride layer and a tungsten plug 9 is formed in the contact region 2a by



etching back An aluminum layer is formed in the surfaces of exposed thermal titanium nitride layer and the plug 9 and a wiring part 10 is formed by etching.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平8-107087

(43)公開日 平成8年(1996)4月23日

(51)IntCl.⁴ 識別記号 庁内整理番号 F I 技術表示箇所

H 0 1 L 21/28

L

3 0 1 R

T

21/203

S 9545-4M

H 0 1 L 21/ 90

D

審査請求 未請求 請求項の数9 O L (全 16 頁) 最終頁に続く

(21)出願番号 特願平6-242981

(22)出願日 平成6年(1994)10月6日

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72)発明者 大崎 明彦

伊丹市瑞原4丁目1番地 三菱電機株式会
社ユー・エル・エス・アイ開発研究所内

(72)発明者 山口 澄夫

伊丹市瑞原4丁目1番地 三菱電機株式会
社ユー・エル・エス・アイ開発研究所内

(72)発明者 石井 敦司

伊丹市瑞原4丁目1番地 三菱電機株式会
社ユー・エル・エス・アイ開発研究所内

(74)代理人 弁理士 高田 守 (外4名)

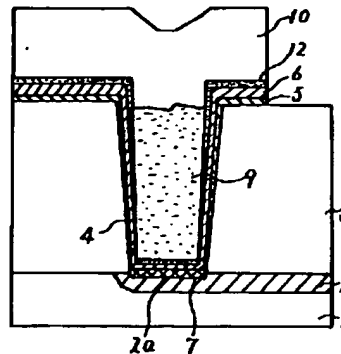
最終頁に続く

(54)【発明の名称】 半導体装置及びその製造方法

(57)【要約】

【目的】 第1の導電体と第2の導電体との間のバリア層を短い時間で安価に製造する。

【構成】 コリメーションスパッタリング装置を用いて、層間絶縁層3及びコンタクト領域2a上にアルゴンガス雰囲気中でチタンのスパッタを行って第1のチタン層5を、第1のチタン層5上に窒化性雰囲気中でチタンの反応性スパッタを行って窒化チタン層6を、窒化チタン層6上にアルゴンガス雰囲気中でチタンのスパッタを行って第2のチタン層13を順次形成する。その後、窒化性雰囲気中で熱処理し、第1のチタン層5のコンタクト領域2aとの接触部をチタンシリサイド層7に、第2のチタン層13を熱窒化チタン層12にする。熱窒化チタン層12の表面にタングステン層8を形成し、エッチバックし、コンタクト領域2a内にタングステンプラグ9を形成する。露出された熱窒化チタン層12及びプラグ9の表面にアルミニウム層を形成し、エッチングし、配線部10を形成する。



1:半導体基板
2:不純物拡散領域
3:層間絶縁層
4:コンタクトホール
5:チタン層
6:窒化チタン層
7:チタンシリサイド層
9:埋込部
10:配線部
12:熱窒化チタン層

【特許請求の範囲】

【請求項1】 表面にコンタクト領域を有する第1の導電体、

この第1の導電体上に形成され、上記第1の導電体のコンタクト領域上にコンタクトホールが形成された層間絶縁層、

この層間絶縁層のコンタクトホール内に位置する上記第1の導電体のコンタクト領域上に形成されたチタンシリサイド層と、このチタンシリサイド上にコリメーションスパッタ法にて形成された窒化チタン層と、この窒化チタン層上に形成された熱窒化チタン層とを有したバリア層、

上記層間絶縁層の表面上に形成されるとともに、上記バリア層を介して上記第1の導電体のコンタクト領域に電気的に接続された第2の導電体を備えた半導体装置。

【請求項2】 表面にコンタクト領域を有する第1の導電体、

この第1の導電体上に形成され、上記第1の導電体のコンタクト領域上に、アスペクト比が2.5以上のコンタクトホールが形成された層間絶縁層、

この層間絶縁層の表面上及びこの層間絶縁層のコンタクトホール内に位置する上記第1の導電体のコンタクト領域上に形成され、上記第1の導電体のコンタクト領域との接触部にチタンシリサイド層を有するチタン層と、このチタン層上に形成された柱状結晶を有した第1の窒化チタン層と、この第1の窒化チタン層上に形成された粒状結晶を有した第2の窒化チタン層とを有し、上記チタン層は上記第1の導電体のコンタクト領域上のチタンシリサイド層の膜厚が50～200Åであるとともに上記層間絶縁層の表面上の膜厚が150～500Åであり、上記第1及び第2の窒化チタン層は上記層間絶縁層の表面上のそれぞれの膜厚が100Å以上であり、かつ、上記第1の導電体のコンタクト領域上の合計の膜厚が60～300Åであるとともに上記層間絶縁層の表面上の合計の膜厚が400～1000Åであるバリア層、上記バリア層上に形成され、上記バリア層を介して上記第1の導電体のコンタクト領域に電気的に接続された第2の導電体を備えた半導体装置。

【請求項3】 第1の導電体はシリコンからなる半導体基板であり、第1の導電体のコンタクト領域はこの半導体基板の表面に形成された不純物拡散領域の少なくとも一部であることを特徴とする請求項1または請求項2記載の半導体装置。

【請求項4】 第1の導電体は半導体基板上に絶縁層を介して形成された配線層であることを特徴とする請求項1または請求項2記載の半導体装置。

【請求項5】 第2の導電体は、層間絶縁層のコンタクトホール内に埋め込まれ、バリア層と電気的に接続された埋込部と、この埋込部と電気的に接続され、層間絶縁層の表面上に形成された配線部とを有していることを特

徴とする請求項1ないし請求項4のいずれかに記載の半導体装置。

【請求項6】 第2の導電体の埋込部はタングステンであり、第2の導電体の配線部はアルミニウムまたはアルミニウム合金であることを特徴とする請求項5記載の半導体装置。

【請求項7】 表面にコンタクト領域を有する第1の導電体上に、この第1の導電体のコンタクト領域上にコンタクトホールが形成される層間絶縁層を形成する工程、この層間絶縁層の表面上及びこの層間絶縁層のコンタクトホール内に位置する上記第1の導電体のコンタクト領域上にコリメーションスパッタ法にて第1のチタン層を形成する工程、

この第1のチタン層上にコリメーションスパッタ法にて窒化チタン層を形成する工程、

この窒化チタン層上にコリメーションスパッタ法にて第2のチタン層を形成する工程、

窒素あるいはアンモニア雰囲気などの窒化性雰囲気中にて熱処理し、上記第1のチタン層における上記第1の導電体のコンタクト領域との接触部をチタンシリサイド層とするとともに、上記第2のチタン層を熱窒化チタン層とする工程、

上記熱窒化チタン層上にこの熱窒化チタン層と電気的に接続される第2の導電体を形成する工程を備えた半導体装置の製造方法。

【請求項8】 第2の導電体を形成する工程は、層間絶縁層のコンタクトホール内に埋め込まれ、熱窒化チタン層と電気的に接続された埋込部を形成する工程と、

この埋込部と電気的に接続され、層間絶縁層の表面上に延在した配線部を形成する工程とを有していることを特徴とする請求項7記載の半導体装置の製造方法。

【請求項9】 第1の導電体はシリコンからなる半導体基板であり、第2の導電体の埋込部はタングステンであり、第2の導電体の配線部はアルミニウムまたはアルミニウム合金であることを特徴とする請求項8記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は半導体装置及びその製造方法に係わり、特に、第1の導電体のコンタクト領域と層間絶縁層のコンタクトホールを介して電気的に接続される第2の導電体との接続部の構造及びその製造方法に関するものである。

【0002】

【従来の技術】近年、半導体素子の微細化に伴って、半導体基板の表面に形成された不純物拡散領域、例えばMOSトランジスタのソース/ドレイン領域と配線層との電気的接続をするために設けられた層間絶縁層のコンタクトホール、及び上下の配線層間の電気的接続をするた

3

めに設けられた層間絶縁層のコンタクトホールも微細化されてきている。これらコンタクトホールの微細化に伴い、コンタクトホールのアスペクト比（コンタクトホールの開口の直径に対する高さの比）が大きくなるため、コンタクトホール内にタングステンなどの金属プラグを埋め込み、この金属プラグを介して半導体基板の表面に形成された不純物拡散領域と配線層との電気的接続、または上下の配線層間の電気的接続を行うことが考えられるようになってきている。

【0003】このように、金属プラグを介して半導体基板の表面に形成された不純物拡散領域と配線層との電気的接続を行った半導体装置について、その製造方法を図11ないし図15に従って説明する。まず、図11に示すように、表面に一部がコンタクト領域2aとなる不純物拡散領域2が形成されたシリコン基板からなる半導体基板1の表面上に、層間絶縁層3を形成し、この層間絶縁層3に、コンタクト領域2aを露出させるようにコンタクトホール4を形成する。

【0004】次に、図12に示すように、まず、チタンターゲットを備えたスパッタリング装置を用いて、アルゴンガス雰囲気中でスパッタを行い、半導体基板1の表面上全面、つまり、層間絶縁層3の表面上及び層間絶縁層3のコンタクトホール4内に位置するコンタクト領域2a上にチタン層5を形成する。そして、チタンターゲットを備えたスパッタリング装置を用いて、窒素ガス雰囲気中または窒素とアルゴンとの混合ガス雰囲気中などの窒化性雰囲気中でスパッタ（反応性スパッタ）を行い、半導体基板1の表面上全面、つまり、チタン層5の表面全面に窒化チタン層6を形成する。

【0005】その後、図13に示すように、熱処理を行い、チタン層5におけるコンタクト領域2aとの接触部をチタンシリサイド層7とする。このチタンシリサイド層7は、チタン層5におけるコンタクト領域2aとの接触部のすべてのチタン層がシリサイド化され、不純物拡散領域2の内部に多少入り込んでいたものである。このようにして形成された、チタンシリサイド層7を有するチタン層5と窒化チタン層6とからなる2層構造のものが、最終的にバリアメタル層になるものである。

【0006】次に、図14に示すように、半導体基板1の表面上全面、つまり、窒化チタン層6の表面全面に、WF6ガスを用いたプラズマCVD法によってタングステン層8を形成する。このタングステン層8の全面をエッチバックし、コンタクト領域2a内のみタングステン層を残し、タングステンプラグ9を形成する。そして、図15に示すように、半導体基板1の表面上全面、つまり、露出された窒化チタン層6の表面全面及びタングステンプラグ9の表面にアルミニウム層を形成し、このアルミニウム層を通常の写真製版技術によりエッチングし、配線部10を形成する。

【0007】この時、アルミニウム層の下に位置するチ

4

タン層5と窒化チタン層6も、配線部10の下に位置する部分を除いてエッチングされ、除去されるものである。なお、配線部10はタングステンプラグ9とによって配線層を構成しているものである。このようにして、半導体基板1の表面に形成された不純物拡散領域2と配線部10及びタングステンプラグ9からなる配線層とが、チタンシリサイド層7及び窒化チタン層6からなるバリアメタル層を介して電気的に接続されることになるものである。

【0008】このように構成された半導体装置において、チタンシリサイド層7を有するチタン層5は、チタンが活性であるため、チタン層5の熱処理に際して、コンタクト領域2a上に存在する自然酸化膜を還元し、かつ、不純物拡散領域2のシリコンと反応してチタンシリサイド層7を形成するので、不純物拡散領域2と配線層との低抵抗な電気的接続を実現する役割を果たしているものである。

【0009】窒化チタン層6は、配線層を構成するタングステンプラグ9を形成する際に直接チタン層5の表面に形成すると膜剥離を生じてしまったり、タングステン層8を形成するための原料ガスであるWF6とチタン層5とが反応してタングステン層8の形成が困難となるため、チタン層5とタングステン層8との密着層として機能するものである。また、この窒化チタン層6は、WF6ガスを用いたプラズマCVD法によってタングステン層8を形成する際に、不純物拡散領域2にワームホールが発生するのを防止する役割を果たしているものである。このワームホールとは、タングステン層8を形成するためのWF6ガスと不純物拡散領域2のシリコンとの反応によって生成される不純物拡散領域2表面から半導体基板1内へ延びる髭状のタングステンを指し、このワームホールが不純物拡散領域2と半導体基板1との界面、つまりPN接合面付近まで成長すると接合不良を引き起こすものである。

【0010】このように構成された半導体装置を基に、本発明者等はさらに微細化を進め、種々検討を行った結果、次のような問題点に遭遇した。すなわち、順次微細化を進め、種々の半導体装置を製造したところ、微細化に従って層間絶縁層3のコンタクトホール4のアスペクト比が高くなり、アスペクト比が2.5以上（コンタクトホール4の直径で言うと0.6μm以下）になると、コンタクトホール4底部、つまり、不純物拡散領域2のコンタクト領域2a上に形成されるチタン膜5及び窒化チタン膜6の膜厚が非常に薄くなり、配線層を構成するタングステンプラグ9と不純物拡散領域2との低抵抗な接続が困難となるとともに、図14及び図15にて符号11に示すようにワームホールが発生した。

【0011】このように、コンタクトホール4底部に形成されるチタン膜5及び窒化チタン膜6の膜厚が非常に薄くなるのは、図17に点線Aにて示すように、コンタ

クトホール4のアスペクト比が高くなるに従ってボトムカバレッジ(平坦部に位置する膜厚に対するコンタクトホール4底部に位置する膜厚の比)が悪くなり、コンタクトホール4のアスペクト比が2.5ではボトムカバレッジが0.05(5%)以下になってしまうことによるものである。

【0012】具体的には、コンタクトホール4の直径が0.5 μ m、深さが1.5 μ mであるアスペクト比が3のものにおいて、層間絶縁層3の表面上、つまり平坦部上に膜厚が200Å程度のチタン層5、及び膜厚が1000Å程度の窒化チタン層6を形成したところ、コンタクトホール4底部に形成されるチタン膜5及び窒化チタン膜6の膜厚はそれぞれ4Å、20Å程度(ボトムカバレッジは約2%)と非常に薄く、配線層を構成するタングステンプラグ9と不純物拡散領域2との低抵抗な接続が困難であり、しかも、図14及び図15にて示すようなウォームホール11が発生した。

【0013】これら、チタン膜5及び窒化チタン膜6の形成に際して、ボトムカバレッジを上げる方法として、例えば、「Proc. VMIC Conference, P. P. 253~259 "COLLIMATE D SPUTTERING OF TiN/Ti LINES INTO SUB-HALF MICRON HIGH ASPECT RATIO CONTACT/LINES"」にコリメーションスパッタ法を用いることが提案されている。

【0014】そこで、発明者等は、図16に示したコリメーションスパッタ装置を用いて、種々の半導体装置を製造し、種々検討を行った。図16において、100は装置本体で、チタン層5形成の時は内部がアルゴン雰囲気中にされ、窒化チタン層6形成の時は内部が窒素とアルゴンの混合ガス雰囲気中にされる。101はこの装置本体内部に装着された加熱ステージで、その上面に複数の半導体装置が形成されるウェハ102が載置される。103はこのウェハ102を加熱ステージ101に固定するためのウェハ押さえ、104は装置本体101内部における加熱ステージ102の上方に設けられたチタンターゲット、105は加熱ステージ101とチタンターゲット104との間に設けられたコリメータで、蜂の巣状に複数の孔が形成された板体を有しているものである。106は装置本体101内部に、加熱ステージ101の一部、ウェハ押さえ103、チタンターゲット104及びコリメータ105を囲うように設けられたシールドである。

【0015】このように構成されたコリメーションスパッタ装置を用いて、チタン層5を形成するには、図11に示した状態で形成された半導体装置を含むウェハ102を加熱ステージ101の表面上に載置し、ウェハ押さえ103にて固定する。ウェハ102は加熱ステージ102によって加熱される。一方、装置本体101内に

アルゴンガスが注入され、装置本体101内部はアルゴンガス雰囲気中にされる。そして、チタンターゲット104に電力が供給される。すると、チタンターゲット104からはチタンのスパッタ粒子が放出され、放出されたスパッタ粒子はコリメータ105によって多くの斜め成分が除去されてウェハ102上に飛来し、層間絶縁層3の表面上、層間絶縁層3のコンタクトホール4が位置する不純物拡散領域2のコンタクト領域2a上、及び層間絶縁層3のコンタクトホール4の側面上にチタン層5が形成されることになる。

【0016】また、窒化チタン層6を形成するには、チタン層5が形成された状態で、チタンターゲット104の電力を切り、装置本体101内にアルゴンガスの注入と同時に窒素ガスを注入し、装置本体101内部をアルゴンガスと窒素ガスの混合ガス雰囲気にする。そして、チタンターゲット104に電力を供給する。すると、チタンターゲット104からはチタンのスパッタ粒子が放出され、混合ガス雰囲気中の窒素と反応して窒化チタンのスパッタ粒子となる。このスパッタ粒子はコリメータ105によって多くの斜め成分が除去されてウェハ102上に飛来し、チタン層5の表面全面上に窒化チタン層5が形成されることになる。

【0017】このようにして形成されるチタン層5及び窒化チタン層6を種々の条件で形成したところ、コンタクトホール4のアスペクト比に対するボトムカバレッジは図17に示す関係が得られた。図17において、実線Bはコリメータ105のアスペクト比(コリメータ105に形成された孔の直径に対する高さの比)が0.5、実線Cはコリメータ105のアスペクト比が1.0、実線Dはコリメータ105のアスペクト比が1.5、実線Eはコリメータ105のアスペクト比が2.0の場合のコンタクトホール4のアスペクト比に対するボトムカバレッジを示している。

【0018】この図17から明らかなように、コリメーションスパッタ法を用いてチタン層5及び窒化チタン層6を形成したものは、コリメータを用いないスパッタ法にてチタン層5及び窒化チタン層6を形成したものに対してボトムカバレッジが改善されているものである。例えば、コリメータ105のアスペクト比が1.0のもの(孔の直径が2cm、孔の高さが3cm)にあつては4倍程度のボトムカバレッジの改善がされるものである。

【0019】

【発明が解決しようとする課題】しかるに、このようにしてチタン層5及び窒化チタン層6を形成したものにあっては次のような問題が生じた。第1に、チタン層5及び窒化チタン層6の膜形成速度がコリメーションスパッタ法を用いないものに比べて大幅に低下し、コリメーションスパッタ装置の処理能力が減少する。例えば、コリメータ105のアスペクト比が1.0のもの(孔の直径が2cm、孔の高さが3cm)を用いた場合、形成速度

が1/4~1/5に低下した。つまり、コリメータ105によってチタンターゲット104からのスパッタ粒子の多くの斜め成分が除去されるため、ウェハ102に飛来するスパッタ粒子が減少することに起因する。

【0020】第2に、コリメータ105に付着した窒化チタンが、チタン層5及び窒化チタン層6の膜形成時に剥離してウェハ102上に落下し、パーティクル108の発生源となる。つまり、1つのコリメータ105によって数百枚のウェハ102を処理することが求められるため、コリメータ105には、数十 μm 以上の膜厚のチタン及び窒化チタンが付着されることになる。窒化チタンは化学的に安定であるため、下地との密着力が比較的弱く、また、ストレスが大きいため剥離が生じやすいことが原因となっている。なお、チタンはストレスが小さく糊として作用するものの、窒化チタンに対するチタンのスパッタ量が少ないため、窒化チタンの剥離をそれ程抑制できないものである。例えば、コリメータ105のアスペクト比が1.0のもの（孔の直径が2cm、孔の高さが3cm）を用いた場合、数十枚のウェハ102を処理すると、パーティクル108が数倍以上に増加した。

【0021】第3に、ウェハ102の処理を行うに従って、ウェハ102にチタン層5を形成する前に行う真空の引きが悪くなり、チタン層5を形成するまでの時間、つまり、チタンターゲット104からのチタンのスパッタ粒子を放出できる状態になるまでの時間が長くなる。

つまり、コリメータ105に付着される窒化チタンが多くなることによって、付着した窒化チタンから放出される窒素ガスが多くなることに起因している。

【0022】上記した第2及び第3の問題を改善する一つの方法として、図16に示すように、コリメーションスパッタ装置に、コリメータ105とウェハ102との間にシャッタ109を設置し、窒化チタン層6を形成した後、シャッタ108を閉じた状態でチタンターゲット104からチタンのスパッタ粒子を放出させる、いわゆるクリーニング期間を設けることが考えられる。

【0023】つまり、チタンは活性であるため、糊として作用するので、コリメータ105に付着された窒化チタンの剥離を抑制してパーティクルの発生を抑制する。しかも、チタンはコリメータ105に付着された窒化チタンを覆って付着されるため、付着された窒化チタンからの窒素ガスの放出を抑制するとともに、付着されるチタン自身が窒素ガスを吸着して排気作用をし、真空引きに要する時間を悪化させない。これらの理由により、上記した第2及び第3の問題を改善できるものである。

【0024】次に、このような考えに基づき、シャッタ109を有したコリメーションスパッタ装置を用いて図12に示したチタン層5及び窒化チタン層6を形成した具体的一例について図18に従って説明する。具体的には、コンタクトホール4の直径が0.5 μm 、深さが

1.5 μm であるアスペクト比が3のものにおいて、層間絶縁層3の表面上、つまり平坦部に膜厚が200Å程度のチタン層5、及び膜厚が700Å程度の窒化チタン層6を、コリメータ105のアスペクト比が1.0のもの（孔の直径が2cm、孔の高さが3cm）を用い形成したものである。

【0025】まず、図11に示した状態まで形成された半導体装置を含むウェハ102を加熱ステージ101の表面上に載置し、ウェハ押さえ103にて固定する。ウェハ102は加熱ステージ102によって加熱される。また、装置本体101内部は真空引きされる。この状態で、装置本体101内にアルゴンガスが導入され、装置本体101内部はアルゴンガス雰囲気とされる。そして、シャッタ109が開いた状態、つまり、チタンターゲット104とウェハ102との間にシャッタ109が存在しない状態で、チタンターゲット104に電力が供給される。なお、アルゴンガスが導入されてからチタンターゲット104に電力が供給されるまでの時間（アルゴンガス導入期間）として、装置本体101内部へのアルゴンガスの流量が安定するまでの時間として15秒とり、チタンターゲット104に電力が供給されてチタン層5を形成している期間、アルゴンガスは導入され続けている。

【0026】すると、チタンターゲット104からはチタンのスパッタ粒子が放出され、放出されたスパッタ粒子はコリメータ105によって多くの斜め成分が除去されてウェハ102上に飛来し、層間絶縁層3の表面上、層間絶縁層3のコンタクトホール4が位置する不純物拡散領域2のコンタクト領域2a上、及び層間絶縁層3のコンタクトホール4の側面上にチタン層5が形成されることになる。このチタン層5の形成期間を30秒行ったところ、層間絶縁層3の表面上、つまり平坦部に膜厚が200Å程度のチタン層5が得られ、層間絶縁層3のコンタクトホール4が位置する不純物拡散領域2のコンタクト領域2a上に膜厚が30Å程度のチタン層5が得られた（ボトムカバレージが約15%）。

【0027】次に、上記した状態で、チタンターゲット104の電力を切り、装置本体101内にアルゴンガスの注入と同時に窒素ガスを注入し、装置本体101内部をアルゴンガスと窒素ガスの混合ガス雰囲気にする。そして、チタンターゲット104に電力を供給する。なお、窒素ガスが導入されてからチタンターゲット104に電力が供給されるまでの時間（窒素ガス導入期間）として、装置本体101内部への窒素ガスの流量が安定するまでの時間として15秒とり、チタンターゲット104に電力が供給されて窒化チタン層6を形成している期間、アルゴンガスと窒素ガスは導入され続けている。

【0028】すると、チタンターゲット104からはチタンのスパッタ粒子が放出され、混合ガス雰囲気中の窒素と反応して窒化チタンのスパッタ粒子となる。このス

バック粒子はコリメータ105によって多くの斜め成分が除去されてウェハ102上に飛来し、チタン層5の表面全面上に窒化チタン層5が形成されることになる。この窒化チタン層5の形成期間を105秒行ったところ、層間絶縁層3の表面上、つまり平坦部上に膜厚が700Å程度の窒化チタン層6が得られ、層間絶縁層3のコンタクトホール4が位置する不純物拡散領域2のコンタクト領域2a上に膜厚が105Å程度のチタン層5が得られた(ボトムカバレージが約15%)。

【0029】次に、チタンターゲット105の電力を切り、シャッター109を閉じ、つまり、チタンターゲット104とウェハ102との間にシャッター109を存在させる。この期間に窒素ガスの導入も停止する。このシャッターを閉じる期間として15秒要した。シャッター109が閉じきった後、チタンターゲット105に電力を供給し、チタンターゲット104からチタンのスパッタ粒子を放出させる。放出されたスパッタ粒子はコリメータ105に付着するとともに、コリメータ105を通過したチタンのスパッタ粒子はシャッター109に付着する。

【0030】その結果、チタンは糊として作用してコリメータ105に付着された窒化チタンの剥離を抑制し、しかも、チタンはコリメータ105に付着された窒化チタンを覆って付着される。このチタンをスパッタする期間(クリーニング期間)は、糊として作用し、窒化チタンを覆うのに必要な時間として30秒要した。その後、シャッター109を閉じ、同時アルゴンガスの導入を停止して(この期間として10秒要した)、チタン層5及び窒化チタン層6の形成の一連の処理を終了するものである。

【0031】このようにして形成されたチタン層5及び窒化チタン層6を持つものを上記したと同様にして図15に示す状態で形成したところ、500枚程度のウェハ102までは、熱処理によって形成されたチタンシリサイド層7は、その膜厚が75Å程度のものが得られ、不純物拡散領域2と配線層との低抵抗な電気的接続を実現する役割を果たしており、また、窒化チタン層6は配線層を構成するタングステンプラグ9を形成する際の膜剥離を防止してチタン層5とタングステン層8との密着層として機能し、層間絶縁層3のコンタクトホール4が位置する不純物拡散領域2のコンタクト領域2a上の膜厚が105Å程度あり、WF6ガスを用いたブランケットCVD法によってタングステン層8を形成する際に、不純物拡散領域2にワームホールが発生するのを防止する役割を果たしていた。

【0032】しかるに、上記のようにシャッター109を有したコリメーションスパッタ装置を用いてチタン層5及び窒化チタン層6を形成した場合、シャッター109を閉じてチタンターゲット104からチタンをスパッタする期間(クリーニング期間)は、この装置を用いてウェハ102上への膜形成を行うことができないため、コリ

メーションスパッタ装置の処理能力が低下する。また、クリーニング期間にもチタンターゲット104からチタンをスパッタしているため、チタンの消費量の増加を招く。

【0033】さらに、コリメータ105は、クリーニング期間にもチタンが付着されるため、孔の径が小さくなって実効的なアスペクト比が増加するのも早くなり、ウェハ102上に飛来するスパッタ粒子が減少するのも早くなるので、コリメータの交換時期を速める必要が生じる。要するに、コリメーションスパッタ装置の処理能力の低下とチタン層5及び窒化チタン層からなるバリア層の形成のためのコストの増加は避けられないものであった。

【0034】この発明は上記した点に鑑みてなされたものであり、第1の導電体のコンタクト領域と、このコンタクト領域に層間絶縁層のコンタクトホールを介して電気的に接続される第2の導電体との電気的接続が低抵抗で行える半導体装置及びその製造方法を得ることを目的とするものである。この発明の第2の目的は、第2の導電体の形成に際して第1の導電体にワームホールが発生するのを防止できる半導体装置及びその製造方法を得ることである。

【0035】この発明の第3の目的は、第1の導電体のコンタクト領域と、このコンタクト領域に層間絶縁層のコンタクトホールにて電気的に接続される第2の導電体との間に設けられるバリア層を短い時間で、かつ安価に形成できる半導体装置及びその製造方法を得ることである。この発明の第4の目的は、第1の導電体のコンタクト領域と、このコンタクト領域に層間絶縁層のコンタクトホールにて電気的に接続される第2の導電体との間に設けられるバリア層の形成に際して、パーティクルの発生を抑えて形成できる半導体装置及びその製造方法を得ることである。

【0036】

【課題を解決するための手段】この発明の第1の発明に係わる半導体装置は、表面にコンタクト領域を有する第1の導電体と、この第1の導電体上に形成され、第1の導電体のコンタクト領域上にコンタクトホールが形成された層間絶縁層と、この層間絶縁層のコンタクトホール内に位置する第1の導電体のコンタクト領域上に形成されたチタンシリサイド層とこのチタンシリサイド上にコリメーションスパッタ法にて形成された窒化チタン層とこの窒化チタン層上に形成された熱窒化チタン層とを有したバリア層と、層間絶縁層の表面上に形成されるとともに、バリア層を介して第1の導電体のコンタクト領域に電気的に接続された第2の導電体とを設けたものである。

【0037】この発明の第2の発明に係わる半導体装置は、表面にコンタクト領域を有する第1の導電体と、この第1の導電体上に形成され、第1の導電体のコンタク

11

ト領域上に、アスペクト比が2.5以上のコンタクトホールが形成された層間絶縁層と、この層間絶縁層の表面上及びこの層間絶縁層のコンタクトホール内に位置する第1の導電体のコンタクト領域上に形成され、第1の導電体のコンタクト領域との接触部にチタンシリサイド層を有するチタン層とこのチタン層上に形成された柱状結晶を有した第1の窒化チタン層とこの第1の窒化チタン層上に形成された粒状結晶を有した第2の窒化チタン層とを有し、チタン層は第1の導電体のコンタクト領域上のチタンシリサイド層の膜厚が50~200Åであると

ともに層間絶縁層の表面上の膜厚が150~500Åであり、第1及び第2の窒化チタン層は層間絶縁層の表面上のそれぞれの膜厚が100Å以上であり、かつ、第1の導電体のコンタクト領域上の合計の膜厚が60~300Åであるとともに層間絶縁層の表面上の合計の膜厚が400~1000Åであるバリア層と、バリア層上に形成され、バリア層を介して第1の導電体のコンタクト領域に電氣的に接続された第2の導電体とを設けたものである。

【0038】この発明の第3の発明に係わる半導体装置の製造方法は、表面にコンタクト領域を有する第1の導電体上に、この第1の導電体のコンタクト領域上にコンタクトホールが形成される層間絶縁層を形成する工程と、この層間絶縁層の表面上及びこの層間絶縁層のコンタクトホール内に位置する第1の導電体のコンタクト領域上にコリメーションスパッタ法にて第1のチタン層を形成する工程と、この第1のチタン層上にコリメーションスパッタ法にて窒化チタン層を形成する工程と、この窒化チタン層上にコリメーションスパッタ法にて第2のチタン層を形成する工程と、窒素あるいはアンモニア雰囲気などの窒化性雰囲気中にて熱処理し、第1のチタン層における第1の導電体のコンタクト領域との接触部をチタンシリサイド層とするとともに、第2のチタン層を熱窒化チタン層とする工程と、熱窒化チタン層上にこの熱窒化チタン層と電氣的に接続される第2の導電体を形成する工程とを設けたものである。

【0039】

【作用】この発明の第1の発明にあつては、バリア層のチタンシリサイド層が第1の導電体と第2の導電体との電氣的接続を低抵抗で行わせ、バリア層を構成する、コリメーションスパッタ法にて形成された窒化チタン層と熱窒化チタン層が、層間絶縁層のコンタクトホール内に位置する第1の導電体のコンタクト領域上に短い時間で、パーティクルの発生を抑制して、膜厚が厚く形成され、第2の導電体から第1の導電体への拡散を防止する。

【0040】この発明の第2の発明にあつては、バリア層のチタン層のチタンシリサイド層が第1の導電体と第2の導電体との電氣的接続を低抵抗で行わせ、バリア層を構成する、柱状結晶を有した第1の窒化チタン層と粒

12

状結晶を有した第2の窒化チタン層が、第2の導電体から第1の導電体への拡散を防止する。

【0041】この発明の第3の発明にあつては、コリメーションスパッタ法にて第1のチタン層、窒化チタン層及び第2のチタン層をボトムカバレージを高くして層間絶縁層のコンタクトホール内に位置する第1の導電体のコンタクト領域上に形成でき、第2のチタン層の形成がコリメーションスパッタ装置の処理能力を高め、パーティクルの発生を抑制し、第1のチタン層のチタンシリサイド層が第1の導電体と第2の導電体との電氣的接続を低抵抗で行わせ、窒化チタン層及び第2のチタン層からの熱窒化チタン層、第2の導電体から第1の導電体への拡散を防止する。

【0042】

【実施例】

実施例1. 図1ないし図8はこの発明の実施例1を示すものである。図1において1は第1の導電体となるシリコン基板からなる半導体基板で、この実施例1ではP型の半導体基板が用いられる。2はこの半導体基板の表面に形成された不純物拡散領域で、一部にコンタクト領域2aを有し、この実施例1ではMOSトランジスタの一方のN型のソース/ドレイン領域である。3は上記半導体基板1の表面上に形成され、上記半導体基板1のコンタクト領域2a上にコンタクトホール4が形成された層間絶縁層で、この実施例1ではコンタクトホール4のアスペクト比が2.5以上（コンタクトホール4の直径で言うと0.6μm以下）であり、具体的一例としては直径が0.5μm、深さが1.5μmであるアスペクト比が3のものとした。

【0043】5はこの層間絶縁層の表面上及びこの層間絶縁層のコンタクトホール4内に位置する上記半導体基板1のコンタクト領域2a上に形成され、上記半導体基板1のコンタクト領域2aとの接触部にチタンシリサイド層7を有するチタン層で、この実施例1では、その具体的一例として層間絶縁層3の表面上、つまり平坦部上の膜厚が200Å程度であり、チタンシリサイド層7の膜厚が75Å程度のものとした。

【0044】6はこのチタンシリサイド層7を含んだチタン層6の表面上にコリメーションスパッタ法にて形成された第1の窒化チタン層で、図2に示すように200~300Åの径を持つ柱状結晶を有するものであり、この実施例1では、その具体的一例として層間絶縁層3の表面上、つまり平坦部上の膜厚が500Å程度であり、半導体基板1のコンタクト領域2a上の膜厚が75Å程度のものとした。

【0045】12はこの第1の窒化チタン層6の表面上に形成された熱窒化チタン層からなる第2の窒化チタン層で、図3に示すように100~200Åの径を持つ粒状結晶を有するものであり、この実施例1では、その具体的一例として層間絶縁層3の表面上、つまり平坦部上

の膜厚が200Å程度であり、半導体基板1のコンタクト領域2a上の膜厚が30Å程度のものとした。なお、上記チタンシリサイド層7を含んだチタン層6と、第1の窒化チタン層6と、第2の窒化チタン層12とによってバリア層を形成しているものである。

【0046】9は上記層間絶縁層3のコンタクトホール4内に埋め込まれ、バリア層と電氣的に接続されて上記半導体基板1の不純物拡散領域2と電氣的に接続される埋込部で、この実施例1ではタングステンによって形成されている。10はこの埋込部9と電氣的に接続されるとともに、上記層間絶縁層3上のバリア層上に形成された配線部で、上記埋込部9とで配線層となる第2の導電体を構成するものであり、この実施例1ではアルミニウム、あるいはAl-0.5wt%CuまたはAl-1wt%Si-0.5wt%Cuなどのアルミニウム合金によって形成されている。

【0047】次にこのように構成された半導体層の製造方法を図4ないし図7に従って説明する。まず、図4に示すように、表面に一部がコンタクト領域2aとなる不純物拡散領域2が形成された半導体基板1の表面上に、層間絶縁層3を形成し、この層間絶縁層3に、コンタクト領域2aを露出させるようにコンタクトホール4を形成する。

【0048】次に、図5に示すように、チタンターゲットを備えたコーメーションスパッタリング装置を用いて、層間絶縁層3の表面上及びこの層間絶縁層3のコンタクトホール4内に位置する半導体基板1のコンタクト領域2a上にアルゴンガス雰囲気中でチタンのスパッタを行って第1のチタン層5を、この第1のチタン層5上に窒素ガス雰囲気中または窒素とアルゴンとの混合ガス雰囲気中などの窒化性雰囲気中でチタンのスパッタ（反応性スパッタ）を行って窒化チタン層6を、この窒化チタン層6上にアルゴンガス雰囲気中でチタンのスパッタを行って第2のチタン層13を順次形成する。

【0049】これら第1のチタン層5、窒化チタン層6及び第2の窒化チタン層13の形成の具体的一例を図8に従って説明する。具体的には、コンタクトホール4の直径が0.5μm、深さが1.5μmであるアスペクト比が3のものにおいて、層間絶縁層3の表面上、つまり平坦部上に膜厚が200Å程度の第1のチタン層5、膜厚が500Å程度の窒化チタン層6、膜厚が200Å程度の第2のチタン層を、図16に示したコーメーションスパッタ装置（ただし、シャッタ109はなし）を用い、コーメータ105のアスペクト比が1.0のもの（孔の直径が2cm、孔の高さが3cm）を用いて形成する。

【0050】まず、図4に示した状態まで形成された半導体装置を含むウェハ102を加熱ステージ101の表面上に載置し、ウェハ押さえ103にて固定する。ウェハ102は加熱ステージ102によって加熱される。ま

た、装置本体101内部は真空引きされる。この状態で、装置本体101内にアルゴンガスが導入され、装置本体101内部はアルゴンガス雰囲気中にされる。そして、チタンターゲット104に電力が供給される。なお、アルゴンガスが導入されてからチタンターゲット104に電力が供給されるまでの時間（アルゴンガス導入期間）を、装置本体101内部へのアルゴンガスの流量が安定するまでの時間として15秒とり、チタンターゲット104に電力が供給されてチタン層5を形成している期間、アルゴンガスは導入され続けている。

【0051】すると、チタンターゲット104からはチタンのスパッタ粒子が放出され、放出されたスパッタ粒子はコーメータ105によって多くの斜め成分が除去されてウェハ102上に飛来し、層間絶縁層3の表面上、層間絶縁層3のコンタクトホール4が位置する不純物拡散領域2のコンタクト領域2a上、及び層間絶縁層3のコンタクトホール4の側面上に第1のチタン層5が形成されることになる。この第1のチタン層5の形成期間を30秒行ったら、層間絶縁層3の表面上、つまり平坦部上に膜厚が200Å程度の第1のチタン層5が得られ、層間絶縁層3のコンタクトホール4が位置する不純物拡散領域2のコンタクト領域2a上に膜厚が30Å程度の第1のチタン層5が得られた（ボトムカバレージが約15%）。

【0052】次に、上記した状態で、チタンターゲット104の電力を切り、装置本体101内にアルゴンガスの導入と同時に窒素ガスを導入し、装置本体101内部をアルゴンガスと窒素ガスの混合ガス雰囲気にする。そして、チタンターゲット104に電力を供給する。なお、窒素ガスが導入されてからチタンターゲット104に電力が供給されるまでの時間（窒素ガス導入期間）を、装置本体101内部への窒素ガスの流量が安定するまでの時間として15秒とり、チタンターゲット104に電力が供給されて窒化チタン層6を形成している期間、アルゴンガスと窒素ガスは導入され続けている。

【0053】すると、チタンターゲット104からはチタンのスパッタ粒子が放出され、混合ガス雰囲気中の窒素と反応して窒化チタンのスパッタ粒子となる。このスパッタ粒子はコーメータ105によって多くの斜め成分が除去されてウェハ102上に飛来し、チタン層5の表面全面上に窒化チタン層5が形成されることになる。この窒化チタン層5の形成期間を75秒行ったら、層間絶縁層3の表面上、つまり平坦部上に膜厚が500Å程度の窒化チタン層6が得られ、層間絶縁層3のコンタクトホール4が位置する不純物拡散領域2のコンタクト領域2a上に膜厚が75Å程度のチタン層5が得られた（ボトムカバレージが約15%）。

【0054】次に、上記した状態でチタンターゲット105の電力を供給し続け、窒素ガスの導入を停止する。すると、チタンターゲット104からはチタンのスパッタ

10

20

30

40

50

タ粒子が放出され続け、放出されたスパッタ粒子はコリメータ105によって多くの斜め成分が除去されてウェハ102上に飛来し、窒化チタン層6の表面全面上に第2のチタン層13が形成されることになる。この第2のチタン層13の形成期間を30秒行ったら、層間絶縁層3の表面上、つまり平坦部上に膜厚が200Å程度の第2のチタン層13が得られ、層間絶縁層3のコンタクトホール4が位置する不純物拡散領域2のコンタクト領域2a上に膜厚が30Å程度の第2のチタン層13が得られた（ボトムカバレッジが約15%）。

【0055】この第2のチタン層13形成期間において、チタンターゲット104からのチタンのスパッタ粒子はコリメータ105にも付着するため、チタンは糊として作用してコリメータ105に付着された窒化チタンの剥離を抑制し、しかも、チタンはコリメータ105に付着された窒化チタンを覆って付着される。この第2のチタン層13形成期間は30秒でチタンが糊として作用し、窒化チタンを覆うのに十分であった。なお、この第2のチタン層13の形成を窒化チタン層6の形成と連続して行っており、第2のチタン層13の形成初期において若干窒素ガスが導入される状態が生じるが、この第2のチタン層13は後の工程によって熱窒化チタン層にされるため、何ら問題ないものである。

【0056】その後、チタンターゲット104の電力を切り、アルゴンガスの導入を停止して（この期間として10秒要した）、第1のチタン層5、窒化チタン層6及び第2のチタン層13の形成の一連の処理を終了するものである。

【0057】次に、第1のチタン層5、窒化チタン層6及び第2のチタン層13が形成されたウェハ102をコリメーションスパッタ装置における熱チャンバ（図示せず）に真空中で搬送し、図6に示すように、窒素あるいはアンモニア雰囲気などの窒化性雰囲気中の熱チャンバにて600～800℃程度、例えば650℃で30秒熱処理し、第1のチタン層5における半導体基板1のコンタクト領域2aとの接触部をチタンシリサイド層7とするとともに、第2のチタン層13を熱窒化チタン層12とする。なお、上記例はコリメーションスパッタ装置における熱チャンバにて熱処理を行ったものを示したが、コリメーションスパッタ装置とは別の熱処理装置にて熱処理してもよいものである。この場合、窒素あるいはアンモニア雰囲気などの窒化性雰囲気中にて例えば750℃で30秒熱処理すればよいものである。

【0058】この時形成されたチタンシリサイド層7は、チタン層5におけるコンタクト領域2aとの接触部のすべてのチタン層がシリサイド化され、不純物拡散領域2の内部に多少入り込んでいるものである。また、熱窒化チタン層12は第2のチタン層13すべてが変化しているものである。このようにして形成された、チタンシリサイド層7を有するチタン層5と窒化チタン層6と

熱窒化チタン層13からなる3層構造のものが、最終的にバリアメタル層になるものである。

【0059】次に、図7に示すように、半導体基板1の表面上全面、つまり、熱窒化チタン層12の表面全面に、WF6ガスを用いたブランケットCVD法によってタングステン層8を形成する。このタングステン層8の全面をエッチバックし、コンタクト領域2a内のみタングステン層を残し、タングステンプラグ9を形成する。そして、図1に示すように、半導体基板1の表面上全面、つまり、露出された熱窒化チタン層12の表面全面及びタングステンプラグ9の表面にアルミニウム層を形成し、このアルミニウム層を通常の写真製版技術によりエッチングし、配線部10を形成する。

【0060】この時、アルミニウム層の下に位置するチタン層5と窒化チタン層6と熱窒化チタン層12も、配線部10の下に位置する部分を除いてエッチングされ、除去されるものである。なお、配線部10はタングステンプラグ9とによって配線層を構成しているものである。このようにして、半導体基板1の表面に形成された不純物拡散領域2と配線部10及びタングステンプラグ9からなる配線層とが、チタンシリサイド層7と窒化チタン層6と熱窒化チタン層12からなるバリアメタル層を介して電氣的に接続されることになるものである。

【0061】このように構成された半導体装置において、チタンシリサイド層7を有するチタン層5は、チタンが活性であるため、チタン層5の熱処理に際して、コンタクト領域2a上に存在する自然酸化膜を還元し、かつ、不純物拡散領域2のシリコンと反応してチタンシリサイド層7を形成するので、不純物拡散領域2と配線層との低抵抗な電氣的接続を実現する役割を果たしているものである。

【0062】具体的には、第1のチタン層5は層間絶縁層3の表面上、つまり平坦部上の膜厚が200Å程度、層間絶縁層3のコンタクトホール4が位置する不純物拡散領域2のコンタクト領域2a上の膜厚が30Å程度であり、熱処理によって形成されたコンタクト領域2a上のチタンシリサイド層7はその膜厚がチタン層である場合の約2.5倍である75Å程度になり、不純物拡散領域2と配線層との電氣的接続を十分に低抵抗で実現できていた。

【0063】窒化チタン層6及び熱窒化チタン層12は、配線層を構成するタングステンプラグ9を形成する際に直接チタン層5の表面に形成すると膜剥離を生じてしまったり、タングステン層8を形成するための原料ガスであるWF6とチタン層5とが反応してタングステン層8の形成が困難となるため、チタン層5とタングステン層8との密着層として機能するものである。また、これら窒化チタン層6及び熱窒化チタン層12は、WF6ガスを用いたブランケットCVD法によってタングステン層8を形成する際に、不純物拡散領域2にワームホー

ルが発生するのを防止する役割を果たしているものである。

【0064】さらに、反応性スパッタによって形成される窒化チタン層は十分に窒化させるためにある程度高い、4mTorr程度の窒化性雰囲気中でスパッタにて形成するため、スパッタ粒子の雰囲気ガスによる散乱が大きくなり、斜め成分が多少多くなるのに対して、熱窒化チタン層12はチタン層13を熱処理することによって形成しており、チタン層13は1mTorr程度のアルゴンガス雰囲気中でスパッタにて形成できるため、雰囲気ガスによる散乱に基づく斜め成分が少なく、反応性スパッタによって形成される窒化チタン層に対してボトムカバレッジが良いものである。

【0065】また、熱窒化チタン層12は、反応性スパッタによって形成される窒化チタン層とは異なり、柱状結晶ではなく、粒状結晶であるため、WF6ガスを用いたブランケットCVD法によってタングステン層8を形成する際に、WF6ガスが侵入しにくく、反応性スパッタによって形成される窒化チタン層に対して不純物拡散領域2にワームホールが発生するのを防止する作用が強いものである。

【0066】具体的には、窒化チタン層6は層間絶縁層3の表面上、つまり平坦部上の膜厚が500Å程度、層間絶縁層3のコンタクトホール4が位置する不純物拡散領域2のコンタクト領域2a上の膜厚が75Å程度であり、熱窒化チタン層12は熱処理によって第2のチタン層13とはほぼ同じ膜厚となるため、層間絶縁層3の表面上、つまり平坦部上の膜厚が200Å程度、層間絶縁層3のコンタクトホール4が位置する不純物拡散領域2のコンタクト領域2a上の膜厚が30Å程度であり、層間絶縁層3のコンタクトホール4が位置する不純物拡散領域2のコンタクト領域2a上の、窒化チタン層6と熱窒化チタン層12の合計の膜厚が105Å程度となり、十分なワームホールの防止が図れた。

【0067】一方、図8に示した方法により、チタン層5、窒化チタン層6及び第2のチタン層13を形成した後、図1に示す状態まで形成したところ、650枚程度のウェハ102までは、熱処理によって形成されたチタンシリサイド層7は、その膜厚が75Å程度のものが得られ、不純物拡散領域2と配線層との低抵抗な電気的接続を実現する役割を果たしており、また、窒化チタン層6及び熱窒化チタン層12は配線層を構成するタングステンプラグ9を形成する際の膜剥離を防止してチタン層5とタングステン層8との密着層として機能し、層間絶縁層3のコンタクトホール4が位置する不純物拡散領域2のコンタクト領域2a上の合計の膜厚が105Å程度あり、WF6ガスを用いたブランケットCVD法によってタングステン層8を形成する際に、不純物拡散領域2にワームホールが発生するのを防止する役割を果たしていた。

【0068】さらに、図8に示した方法により、チタン層5、窒化チタン層6及び第2のチタン層13を形成し、熱処理することによってチタン層5、窒化チタン層6及び熱窒化チタン層12からなるバリアメタル層を形成したもの（以下、3層バリア層のものと略称する）と図18に示した方法により、チタン層5及び窒化チタン6からなるバリアメタル層を形成したもの（以下、2層バリア層のものと略称する）とを比較すると、3層バリア層のものが2層バリア層のものに対して次のようなさらなる利点がある。

【0069】第1に、1枚のウェハ102の処理時間が、3層バリア層のものが2層バリア層のものに対して20%短縮でき、コリメーションスパッタ装置の処理能力の向上につながるものである。つまり、2層バリア層のものは、図18から明らかなように、1枚のウェハ102を処理する一連の処理時間が220秒かかるのに対して、3層バリア層のものは、図8から明らかなように、1枚のウェハ102を処理する一連の処理時間が175秒で良く、45秒の短縮が図れる。

【0070】第2に、チタンターゲットの消費量が、3層バリア層のものが2層バリア層のものに対して18%削減できる。つまり、2層バリア層のものは、図18から明らかなように、1枚のウェハ102を処理する一連の処理の間にチタンターゲット104に電力を供給している時間が165秒であるのに対して、3層バリア層のものは、図8から明らかなように、1枚のウェハ102を処理する一連の処理の間にチタンターゲット104に電力を供給している時間が135秒で良く、30秒の短縮が図れ、その分チタンターゲット104の消費量が減る。

【0071】第3に、3層バリア層のものが2層バリア層のものに対してチタンターゲットの消費量を18%削減できることにより、3層バリア層のものが2層バリア層のものに対して、ウェハ1枚を処理する際のコリメータ105の窒化チタン等の付着量が少なくなり、コリメータ105の交換まで処理できるウェハ102の枚数を22%増加できる。

【0072】第4に、3層バリア層のものが2層バリア層のものに対してパーティクルの発生を低く抑えることができる。つまり、2層バリア層のものは、窒化チタン層6を形成するためのチタンのスパッタに対する、チタン層5を形成するためのチタンのスパッタ及びクリーニング期間のチタンのスパッタの割合は0.57(=400Å/700Å)であるのに対して、3層バリア層のものは、窒化チタン層6を形成するためのチタンのスパッタに対する、第1及び第2のチタン層5及び13を形成するためのチタンのスパッタの割合は0.80(=400Å/500Å)と大きくなる。その結果、3層バリア層のものは、コリメータ105に付着する窒化チタンの剥離を防止する糊として機能するチタンをスパッタする

割合が大きいため、剥離防止の効果が大きくなり、パーティクルの発生を低く抑えることができる。

【0073】以上述べたように、この実施例1に示したものは、不純物拡散領域2と配線層との電氣的接続を十分に低抵抗で実現できるとともに、不純物拡散領域2へのワームホールの発生を確実に防止でき、かつ、コリメーションスパッタ装置のコリメータ105の交換時期を含めた処理能力の向上、チタンターゲットの消費量の削減、低パーティクル化による低コスト化が図れるという効果を有するものである。

【0074】さらに、発明者等は、上記に示した具体的一例に基づいて、層間絶縁層3のコンタクトホール4として直径が0.5 μ m、深さが1.5 μ mであるアスペクト比が3のものにおいて、図16に示したコリメータ105のアスペクト比が1.0のもの（孔の直径が2cm、孔の高さが3cm）を用いたコリメーションスパッタ装置（ただし、シャッタ109はなし）を用いて、図8に示したシーケンス（但し、チタン層5、窒化チタン層6及び第2のチタン層13の形成のための処理時間が異なる）に基づいて、種々の膜厚を有するチタン層5、窒化チタン層6及び第2のチタン層13が形成された半導体装置を製造したところ、次のようなことが分かった。

【0075】すなわち、チタン層5はコンタクト領域2a上のチタンシリサイド層7の膜厚が50～200Åであるとともに層間絶縁層3の表面上のチタン層5の膜厚が150～500Å（ボトムカバレッジ15%程度）である必要がある。つまり、チタンシリサイド層7の膜厚が50Å未満になると、不純物拡散領域2と配線層との電氣的接続が高抵抗になってしまい、良好なコンタクト抵抗が得られなくなり、チタンシリサイド層の膜厚が200Åを越えると、チタンと不純物拡散領域2との反応が多くなりすぎ、不純物拡散領域2の深さを越えてチタンシリサイド層7が形成される恐れがあり、接合リークを引き起こす恐れが高いものである。

【0076】また、窒化チタン層6及び熱窒化チタン層12は層間絶縁層3の表面上のそれぞれの膜厚が100Å以上であり、かつ、コンタクト領域2a上の合計の膜厚が60～300Åであるとともに層間絶縁層3の表面上の合計の膜厚が400～1000Å（ボトムカバレッジ15%程度）である必要がある。つまり、コンタクト領域2a上の窒化チタン層6及び熱窒化チタン層12の合計の膜厚が60Å未満であると、配線層の埋込部9を構成するタングステンによるワームホールの防止効果が低く、300Åを越えると、コリメーションスパッタ装置の処理能力等が劣化するものであった。

【0077】なお、上記実施例1において、配線層の埋込部9及び配線部10をそれぞれCVD法によって形成したものを示したが、CVD法に限定されるものではなく、PVD法等の他の膜形成方法を用いて形成しても良

いものである。また、上記実施例1において、第1の導電体を半導体基板1とし、第2の導電体を配線層としたものを示したが、これに限られるものではなく、第1の導電体として下層に配置されたポリシリコンからなる下層配線層とし、第2の導電体を下層配線層の上に層間絶縁層を介して形成された、実施例1の第2の導電体と同様の形態をもつ上層配線層としたものでも良いものである。

【0078】実施例2. 図7はこの発明の実施例2を示すものであり、上記実施例1のものが第2の導電体を構成する配線層をアルミニウムあるいはアルミニウム合金からなる配線部とタングステンからなる埋込部とによって構成していたものに対してタングステン単体で第2の導電体を構成する配線層を形成したものである。その他の点については上記した実施例1と同様の構成である。

【0079】すなわち、この実施例2に示す半導体装置は、図7に示した構成までは上記した実施例1と同様にして形成する。その後、実施例1のものにあっては、WF6ガスを用いたブランケットCVD法によって形成されたタングステン層8の全面をエッチバックし、コンタクト領域2a内のみタングステン層を残し、タングステンプラグ9を形成したが、この実施例2においては、WF6ガスを用いたブランケットCVD法によって形成されたタングステン層8を配線層のパターンで写真製版技術によりエッチングして、埋込部及び配線部を有した配線層14を形成するものである。この時、タングステン層の下に位置するチタン層5と窒化チタン層6と熱窒化チタン層12も、配線層14の下に位置する部分を除いてエッチングされ、除去されるものである。

【0080】このように構成された半導体装置にあっては、上記実施例1と同様の効果を奏するものである。なお、この実施例1においては、第2の導電体を構成する配線層14をタングステンによって構成したものを示したが、タングステンに限られるものではなく、銅（Cu）、窒化チタン（TiN）、アルミニウム（Al）、チタンシリサイド（TiSi₂）、タングステンシリサイド（WSi₂）またはポリシリコンによって配線層14を構成したものであっても良く、また、これら材料のうちから選ばれた2層、3層構造によって配線層14を構成したものであっても良いものである。この場合、チタンシリサイド層7を含んだチタン層6と窒化チタン層6と熱窒化チタン層12とによって構成されるバリア層は、配線層14と半導体基板1のシリコンとの反応を防止する働きを有し、上記実施例2と同様の効果を奏するものである。

【0081】適用例

次に、上記実施例1または実施例2をダイナミックランダムアクセスメモリに適用した場合の、適用例を図10を用いて説明する。図10はダイナミックランダムアクセスメモリの主要部を示す断面図であり、説明の都合

21

上、上記した実施例1及び2におけるチタンシリサイド層7を含んだチタン層6と窒化チタン層6と熱窒化チタン層12とによって構成されるバリア層については示していない。

【0082】図10において200はシリコンからなる半導体基板、201、202はこの半導体基板200の表面に形成された、メモリのセルのトランジスタを構成するN型の不純物拡散領域からなる一対のソース/ドレイン領域、203はこれら一対のソース/ドレイン領域の間における上記半導体基板200の表面上にゲート酸化膜を介して形成された、メモリのセルのトランジスタを構成するゲート電極で、ポリシリコンにて形成され、対応のワード線の一部によって構成されている。204ないし211はそれぞれ各層における層間絶縁層、212は上記メモリのセルのトランジスタの一方のソース/ドレイン領域202に、層間絶縁層204のコンタクトホールを介して電気的に接続されるビット線で、下層がタングステンシリサイド、上層がポリシリコンからなる2層構造によって構成されているものである。

【0083】213はこのビット線より上層に設けられ、上記メモリのセルのトランジスタの他方のソース/ドレイン領域201に層間絶縁層204及び205のコンタクトホールを介して電気的に接続される、上記メモリのセルのキャパシタの一方の電極を構成するストレージノードで、ポリシリコンによって構成されている。215はこのストレージノードと誘電体膜214を介して対向配置された、上記メモリのセルのキャパシタの一方の電極を構成するセルプレートで、ポリシリコンによって構成されている。216はこのセルプレート上に設けられたアルミニウムまたはアルミニウム合金からなる第1のアルミニウム層で、メモリのセル部に配置されたものにあつては、例えばワード線と対向配置され、ワード線の低抵抗化を図るために複数箇所にてワード線と電気的に接続（抗打ち）された配線層を構成しているものである。217はこの第1のアルミニウム層の上層に設けられた第2のアルミニウム層で、メモリのセル部に配置されたものにあつては、例えばビット線と電気的に接続された配線層を構成しているものである。

【0084】218、219は上記半導体基板200の表面に形成された、周辺回路のnチャネルトランジスタを構成するN型の不純物拡散領域からなる一対のソース/ドレイン領域、220はこれら一対のソース/ドレイン領域の間における上記半導体基板200の表面上にゲート酸化膜を介して形成された、周辺回路のnチャネルトランジスタを構成するゲート電極で、ポリシリコンにて形成されている。221、222は上記半導体基板200の表面に形成された、周辺回路のpチャネルトランジスタを構成するP型の不純物拡散領域からなる一対のソース/ドレイン領域、223はこれら一対のソース/ドレイン領域の間における上記半導体基板200の表面

22

上にゲート酸化膜を介して形成された、周辺回路のpチャネルトランジスタを構成するゲート電極で、ポリシリコンにて形成されている。

【0085】224はそれぞれ周辺回路のnチャネルトランジスタのソース/ドレイン領域218、219、pチャネルトランジスタのソース/ドレイン領域221、222の位置に形成された層間絶縁層208、209、210のコンタクトホール内に埋め込まれたタングステンからなる配線層の埋込部で、電気的に接続された配線部となる第1のアルミニウム層とによって第2の導電体を構成する配線層を形成しているものである。

【0086】次に、このように構成されたダイナミックランダムアクセスメモリにおいて、上記した実施例1及び2におけるチタンシリサイド層7を含んだチタン層6と窒化チタン層6と熱窒化チタン層12とによって構成されるバリア層が適用される、第1の導電体と第2の導電体とのコンタクト部について説明する。

【0087】(1) 第1の導電体が半導体基板200であり、第2の導電体がビット線212であり、メモリのセルのトランジスタの一方のソース/ドレイン領域202とビット線212とのコンタクト部。

(2) 第1の導電体が半導体基板200であり、第2の導電体がストレージノード213であり、メモリのセルのトランジスタの他方のソース/ドレイン領域201とストレージノード213とのコンタクト部。

【0088】(3) 第1の導電体が半導体基板200であり、第2の導電体が埋込部224とこの埋込部224に電気的に接続された第1のアルミニウム層216とからなる配線層であり、この配線層と周辺回路のpまたはnチャネルトランジスタのソース/ドレイン領域218、219、221、222とのコンタクト部。

(4) 第1の導電体がビット線212であり、第2の導電体が第2のアルミニウム層217であり、ビット線212と第2のアルミニウム層217とのコンタクト部。

【0089】特に、ビット線212がストレージノード213の下層に設けられ、セルプレート215の上層に第1のアルミニウム層が形成されたダイナミックランダムアクセスメモリにおいて、周辺回路の第1のアルミニウム層216を有する配線層と周辺回路のpまたはnチャネルトランジスタのソース/ドレイン領域218、219、221、222との電気的接続は、層間絶縁層208、209、210のコンタクトホールを介して行われるため、このコンタクトホールの深さが深く、アスペクト比が非常に高いため、上記実施例を適用した場合非常な効果を有するものである。

【0090】

【発明の効果】この発明の第1の発明は、表面にコンタクト領域を有する第1の導電体と、この第1の導電体上に形成され、第1の導電体のコンタクト領域上にコンタクトホールが形成された層間絶縁層と、この層間絶縁層

10

20

30

40

50

のコンタクトホール内に位置する第1の導電体のコンタクト領域上に形成されたチタンシリサイド層とこのチタンシリサイド上にコリメーションスパッタ法にて形成された窒化チタン層とこの窒化チタン層上に形成された熱窒化チタン層とを有したバリア層と、層間絶縁層の表面上に形成されるとともに、バリア層を介して第1の導電体のコンタクト領域に電氣的に接続された第2の導電体とを設けたものとしたので、第1の導電体と第2の導電体とを低抵抗にて電氣的接続が行え、しかも、バリア層を構成する窒化チタン層と熱窒化チタン層を短時間で、パーティクルの発生を抑制して膜厚を厚くして形成でき、第2の導電体から第1の導電体への拡散を防止できるという効果を有するものである。

【0091】この発明の第2の発明は、表面にコンタクト領域を有する第1の導電体と、この第1の導電体上に形成され、第1の導電体のコンタクト領域上に、アスペクト比が2.5以上のコンタクトホールが形成された層間絶縁層と、この層間絶縁層の表面上及びこの層間絶縁層のコンタクトホール内に位置する第1の導電体のコンタクト領域上に形成され、第1の導電体のコンタクト領域との接触部にチタンシリサイド層を有するチタン層とこのチタン層上に形成された柱状結晶を有した第1の窒化チタン層とこの第1の窒化チタン層上に形成された粒状結晶を有した第2の窒化チタン層とを有し、チタン層は第1の導電体のコンタクト領域上のチタンシリサイド層の膜厚が50~200Åであるとともに層間絶縁層の表面上の膜厚が150~500Åであり、第1及び第2の窒化チタン層は層間絶縁層の表面上のそれぞれの膜厚が100Å以上であり、かつ、第1の導電体のコンタクト領域上の合計の膜厚が60~300Åであるとともに層間絶縁層の表面上の合計の膜厚が400~1000Åであるバリア層と、バリア層上に形成され、バリア層を介して第1の導電体のコンタクト領域に電氣的に接続された第2の導電体とを設けたものとしたので、第1の導電体と第2の導電体とを低抵抗にて電氣的接続が行え、しかも、バリア層を構成する第1及び第2の窒化チタン層が第2の導電体から第1の導電体への拡散を効果的に防止できるという効果を有するものである。

【0092】この発明の第3の発明は、表面にコンタクト領域を有する第1の導電体上に、この第1の導電体のコンタクト領域上にコンタクトホールが形成される層間絶縁層を形成する工程と、この層間絶縁層の表面上及びこの層間絶縁層のコンタクトホール内に位置する第1の導電体のコンタクト領域上にコリメーションスパッタ法にて第1のチタン層を形成する工程と、この第1のチタン層上にコリメーションスパッタ法にて窒化チタン層を形成する工程と、この窒化チタン層上にコリメーションスパッタ法にて第2のチタン層を形成する工程と、窒素あるいはアンモニア雰囲気などの窒化性雰囲気中にて熱処理し、第1のチタン層における第1の導電体のコンタ

クト領域との接触部をチタンシリサイド層とするとともに、第2のチタン層を熱窒化チタン層とする工程と、熱窒化チタン層上にこの熱窒化チタン層と電氣的に接続される第2の導電体を形成する工程とを設けたものとしたので、第1のチタン層、窒化チタン層及び第2のチタン層をボトムカバレッジを高くして第1の導電体のコンタクト領域上に形成でき、第2のチタンの形成工程がコリメーションスパッタ装置の処理能力を高め、パーティクルの発生を抑制し、第1のチタン層のチタンシリサイド層が第1の導電体と第2の導電体との電氣的接続を低抵抗に行わせ、窒化チタン層及び第2のチタン層からの熱窒化チタン層が第2の導電体から第1の導電体への拡散を効果的に防止できるという効果を有するものである。

【図面の簡単な説明】

【図1】 この発明の実施例1を示す要部断面図。

【図2】 この発明の実施例1における窒化チタン層6の部分断面図。

【図3】 この発明の実施例1における熱窒化チタン層12の部分断面図。

【図4】 この発明の実施例1の製造方法を工程順に示す要部断面図。

【図5】 この発明の実施例1の製造方法を工程順に示す要部断面図。

【図6】 この発明の実施例1の製造方法を工程順に示す要部断面図。

【図7】 この発明の実施例1の製造方法を工程順に示す要部断面図。

【図8】 この発明の実施例1におけるバリア層を製造する製造フローを示す図。

【図9】 この発明の実施例2を示す要部断面図。

【図10】 この発明の実施例が適用されるダイナミックランダムアクセスメモリを示す要部断面図。

【図11】 従来の半導体装置の製造方法を工程順に示す要部断面図。

【図12】 従来の半導体装置の製造方法を工程順に示す要部断面図。

【図13】 従来の半導体装置の製造方法を工程順に示す要部断面図。

【図14】 従来の半導体装置の製造方法を工程順に示す要部断面図。

【図15】 従来の半導体装置の製造方法を工程順に示す要部断面図。

【図16】 コリメーションスパッタ装置を示す概略構造図。

【図17】 層間絶縁層3のコンタクトホール4のアスペクト比に対するボトムカバレッジを示す図。

【図18】 チタンシリサイドを含むチタン層と窒化チタン層の2層構造からなるバリア層を製造する製造フローを示す図。

【符号の説明】

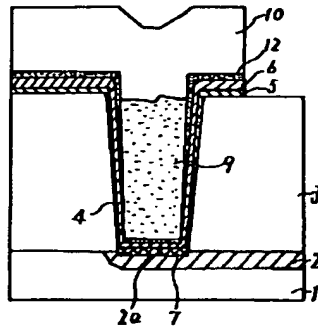
25

26

1: 半導体基板、2: 不純物拡散領域、3: 層間絶縁層、4: コンタクトホール、5: チタン層、6: 窒化チ

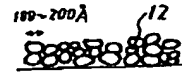
タン層、7: チタンシリサイド層、9: 埋込部、10: 配線部、12: 熱窒化チタン層

【図1】



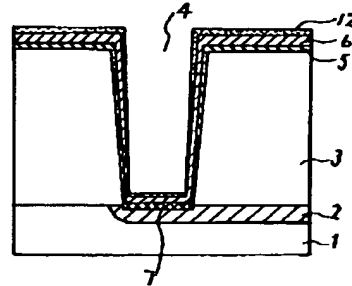
1: 半導体基板
2: 不純物拡散領域
3: 層間絶縁層
4: コンタクトホール
5: チタン層
6: 窒化チタン層
7: チタンシリサイド層
9: 埋込部
10: 配線部
12: 熱窒化チタン層

【図2】

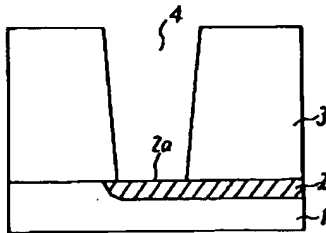


【図3】

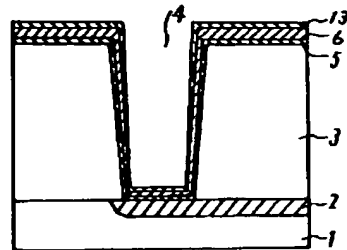
【図6】



【図4】

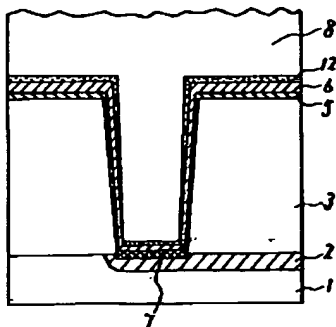


【図5】

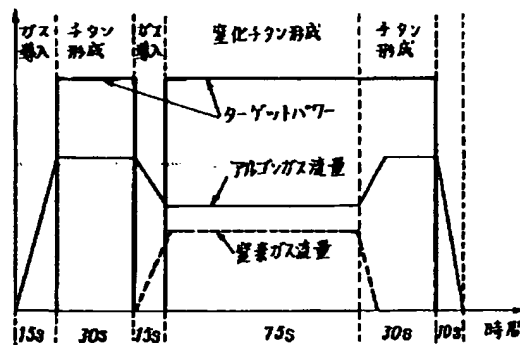


13: 第2のチタン層

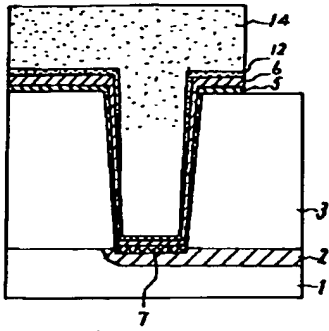
【図7】



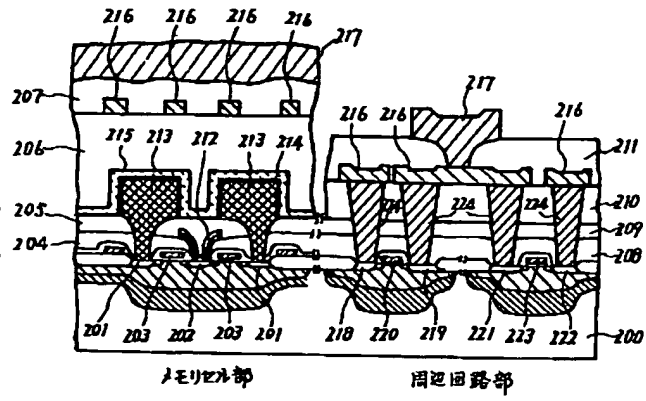
【図8】



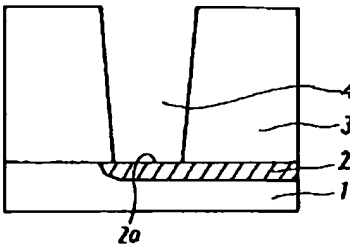
【図9】



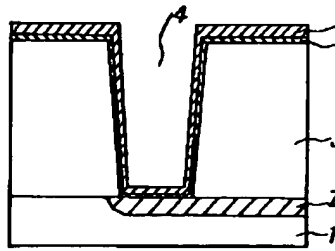
【図10】



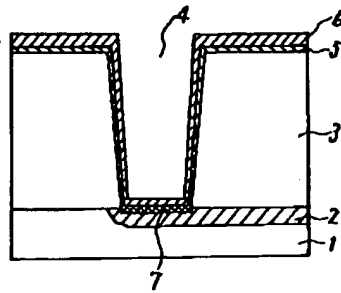
【図11】



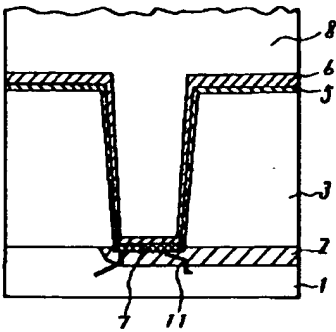
【図12】



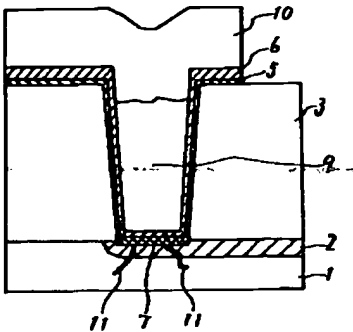
【図13】



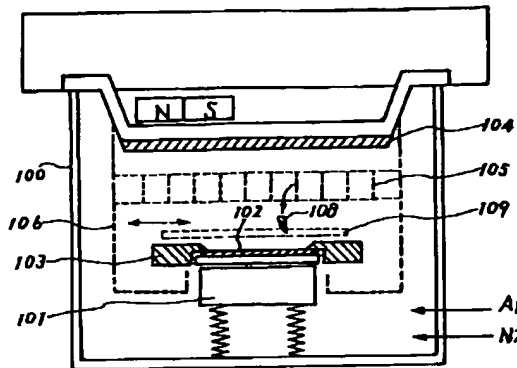
【図14】



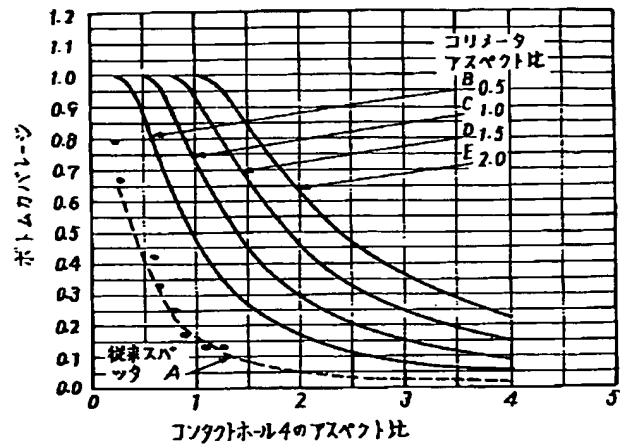
【図15】



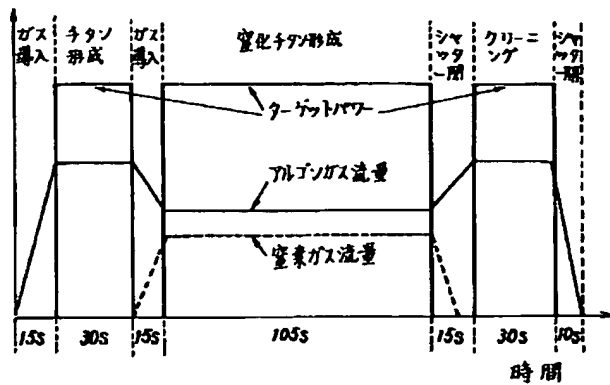
【図16】



【図17】



【図18】



フロントページの続き

(51)Int. Cl.⁶

H01L 21/205

21/768

識別記号

庁内整理番号

F I

技術表示箇所

(72)発明者 前川 和義

伊丹市瑞原4丁目1番地 三菱電機株式会社
社ユー・エル・エス・アイ開発研究所内

(72)発明者 藤澤 雅彦

伊丹市瑞原4丁目1番地 三菱電機株式会社
社ユー・エル・エス・アイ開発研究所内